

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 55-065448  
(43)Date of publication of application : 16.05.1980

(51)Int.CI. H01L 23/08

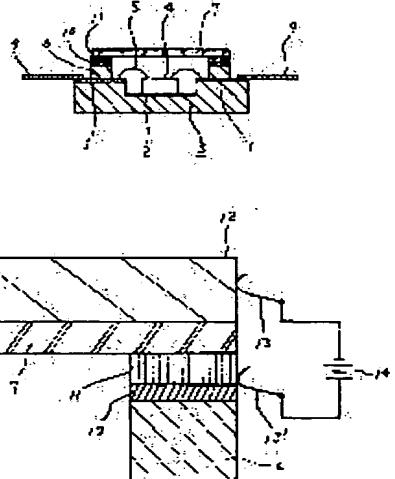
(21)Application number : 53-138879 (71)Applicant : HITACHI LTD  
(22)Date of filing : 13.11.1978 (72)Inventor : SAKAGUCHI MASARU  
MITANI MASAO

## (54) CERAMIC PACKAGE FOR SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To increase sealing efficiency, by mounting a Kovar ring and a lid made of transparent glass material on a ceramic substrate sealing ceramic body which enclose a semiconductor element by means of silver wax and heat-bonding them by applying electricity.

**CONSTITUTION:** A depression is provided in the center of ceramic substrate 3, and metallized layer 2 is fitted to its bottom surface. Electrode 1 is fitted on substrate 3 surrounding the depression. Next, ring-shaped sealing ceramic body 6 is placed on electrode 1, and lead frame 9 is fixed to the part of electrode 1 projecting outward from here. Subsequently, semiconductor memory 4 is mounted on layer 2, and this electrode is connected to electrode 1 by means of fine Al wire 5. Kovar ring 11 is fixed on ceramic body 6 by means of silver wax. Lid 7, made of boronsilicate, whose coefficient of thermal expansion is close to this, is placed on top of this. At this time, for bonding, anode-cathode-junction electrodes 13' and 13 are brought into contact respectively with ring 11 and heating board 12 provided on lid 7, and heating and fixing are done by means of DC power supplied from DC power source 14.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

11/13

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑩ 公開特許公報 (A)

昭55-65448

⑤ Int. Cl.<sup>3</sup>  
H 01 L 23/08

識別記号

府内整理番号  
7738-5F

⑬ 公開 昭和55年(1980)5月16日

発明の数 1  
審査請求 未請求

(全 3 頁)

④ 半導体装置用セラミックパッケージ

⑤ 特 願 昭53-138879

⑥ 出 願 昭53(1978)11月13日

⑦ 発明者 坂口勝

横浜市戸塚区吉田町292番地株  
式会社日立製作所生産技術研究  
所内

⑧ 発明者 三谷正男

横浜市戸塚区吉田町292番地株  
式会社日立製作所生産技術研究  
所内

⑨ 出願人 株式会社日立製作所

東京都千代田区丸の内1丁目5  
番1号

⑩ 代理人 弁理士 薄田利幸

FP04-0164-  
00WO-HP  
04.11.09  
SEARCH REPORT

明細書

1 発明の名称 半導体装置用セラミックパッケージ

2 特許請求の範囲

半導体素子をその内部に搭載実装するセラミックパッケージの半導体素子を搭載するセラミック基板と、該セラミック基板の封着部に被覆した金属材を気密封着し、該金属材と熱膨張係数がほぼ等しい透明ガラス材蓋を気密封着した半導体装置用セラミックパッケージにおいて、該金属材と該透明ガラス材蓋間に毎圧を印加し、同時に透明ガラス材の加熱手段により加熱することによつて、該金属材と該透明ガラス材蓋とが気密封着されていることを特徴とする半導体装置用セラミックパッケージ。

3 発明の詳細な説明

本発明は、セラミック基板上の金属材と透明ガラス等の絶縁材からなる蓋を封着する半導体装置用のセラミックパッケージに関するものである。

一旦記憶したメモリを紫外線の照射によつて消去する構造の半導体メモリ装置は、第1図に示す如く底板1およびメタライズ層2を設けた段付きのセラミック基板3のメタライズ層2上面にメモリ素子4をポンディングし、該素子4の電極とセラミック基板3上の底板1を金およびアルミニウムの細銀5で接続し、該セラミック基板3の封着部6と紫外線を透過する材質でできた蓋7を接着剤あるいはろう材8で封着し、セラミック基板3の外部に引出した電極1上にリードフレーム9を取付けた構造である。

このような構成において、蓋7には紫外線を十分透過させ、かつ熱膨張係数をセラミック基板の値に近づける必要性があり、サファイア、透明セラミック等の板が使われる。封着用の接着剤8はこれらとなじみがよく、気密特性が良好な低融点ガラスが多く使われている。またリードフレーム9はコバルトが多く使われている。このような装置において、低融点ガラスを用いた封着は酸化窒化雰囲気中で行なうため、封着後の

リードフレーム表面に強固な酸化皮膜が生成し、後工程のはんだ付を不完全なものにする。そこでこれらの皮膜を除去し、はんだぬれ性を確保する目的でめつき処理を行なっている。ところが封着用の低融点ガラスは薬品に非常に弱いことから、めつき前処理およびめつき処理に使用する薬品によつて、気密不良を起こすばかりでなく、モジュール内に水分を吸込み、半導体素子電極やアルミニウム細部およびこれらの接合部を腐食させ、長時間後には断線させるという問題があつた。

また、蓋とセラミック基板の熱膨張係数の差が大きいと封着不良を起こすことから、蓋の材質としてセラミック基板の熱膨張係数に近い値のサファイア、透明アルミナを用いていたが、これらは高価であり、製品コストを上昇させるという欠点があつた。

本発明は、上記した従来技術の欠点をなくし、半導体装置の封着歩留りを向上させ、かつ生産工程の合理化を考慮した半導体装置用セラミック

パッケージを提供するにある。

本発明の要点は、上記の目的を達成するためセラミック基板の封着部に金属層を設け、この金属層と透明ガラス材層とを重ね合わせその間に電圧を印加すると同時に透明ガラス材層を加熱することによつて金属層に透明ガラス材層を接着し、気密封着した半導体装置用セラミックパッケージである。

以下本発明の半導体装置用セラミックパッケージの実施例を図面を用いて説明する。

第2図は本発明の半導体装置用セラミックパッケージの一実施例を示すものである。同図において、電極1、メタライズ層2、封着用セラミック体6を有するセラミック基板3は、公知の方法によりそれぞれの形状に成形された未焼成のセラミックシートに金属ベーストを印刷し、積層し、焼成して製作されるものである。メタライズ層2の上面には半導体メモリ素子4が搭載され、半導体メモリ素子4の電極(図示していない)とセラミック基板3の電極1とがアル

. 3 .

ミニウム触媒5で接続される。電極1は封着用セラミック体6の下部を通り外部に引出されており、リードフレーム9が固定され外部接続用端子と連結されている。封着用セラミック体6の壁上面はメタライズ処理され、このメタライズ面に銀を主成分とする銀ろう10を用い、リンク状に成形されたコバールリンク11をろう付けする。ついで、このコバールリンク11の上面に、紫外線を十分透過し、かつ熱膨張係数がコバールに近い硝珪酸ガラス蓋7を封着する。

第5図は本発明の半導体装置用セラミックパッケージの実施例の封着技術の説明図である。本図において、熱盤12には内部にヒーター(図示していない)を埋込んだ端板を用い、硝珪酸ガラス蓋7の上面に接触させ、加熱熱源とする。陽極接合電極13の一方はコバールリンク11に他方の陽極接合電極13を熱盤12に接触させ、陽極接合電極13, 15間に直流電源14を同図の如き後性を有して接続する。この状態において、硝珪酸ガラス蓋7を300~400℃に加熱し、陽極接

. 4 .

合電極13, 15に800~1000ガルトの電圧を印加する。コバールリンク11と硝珪酸ガラス蓋7は静電気力により引き合い、接合される。この技術によれば、コバールリンク11と硝珪酸ガラス蓋7の表面は数10mN/cmの吸引力で引き合い完全な気密封着ができる。

なお、以上は金属材としてコバール、透明ガラス材として硝珪酸ガラスの場合を示したが、次のような組合せ、すなわち、

シリコン-バイレックスガラス

シリコン-石英

シリコン-ソフトガラス

シリコン-サファイア

アルミニート-硝珪酸ガラス

白金シート-硝珪酸ガラス

チタンシート-ガラス

グルマニウム-硝珪酸ガラス

砒化カリウム-ソフトガラス

についても同様の効果を得ることを確認している。

. 5 .

-220-

. 6 .

以上述べかように、封着する部材として基板間にコバルト材を用い、更にコバルトと熱膨張係数が非常に近く、かつ安価を側面ガラスを使用することにより、初期の目的である紫外線を透過してパッケージ内電子のメモリ-を容易に消去できる構造を有しつつ、封着歩留りの向上、封着コストの大巾を低減が可能になつた。また、コバルトリングと頭を直接接合させる構造にしたことにより、めつきの前処理およびめつき処理等の製品処理に対し封着部が不完全にかかる等の問題点が解決され、半導体メモリ装置の大半を低減性向上が図れる。

## 4. 図面の簡単な説明

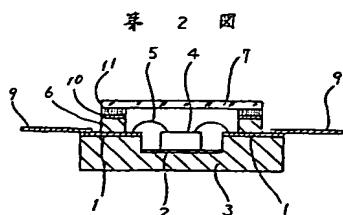
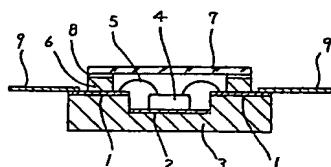
第1図は従来の半導体メモリ装置パッケージの構造を示す断面図、第2図は本発明の半導体装置用セラミックパッケージの実施例の断面説明図、第3図は本発明に係わる半導体装置用セラミックパッケージの封着技術の説明図である。

3.....セラミック基板、4.....メモリ電子、  
7.....頭、8.....接着剤、

特開昭55-65448(3)

11.....コバルトリング、13.....基板、  
14.....電源。

第1図



第3図

